

# 基于 NI Linux RT+FPGA+Module 的国产化 RIO 开源解决方案

1、基于 NI Linux RT+FPGA+Module 的国产化 RIO 开源解决方案，感兴趣的小伙伴们有福了！（友情提醒：M.2 转 PCIe 线缆，轻松将所有市面上的 X86 控制器与带 PCIe 接口的 FPGA 进行互联，无需做板子，瞬间搞定 RIO 平台开发）

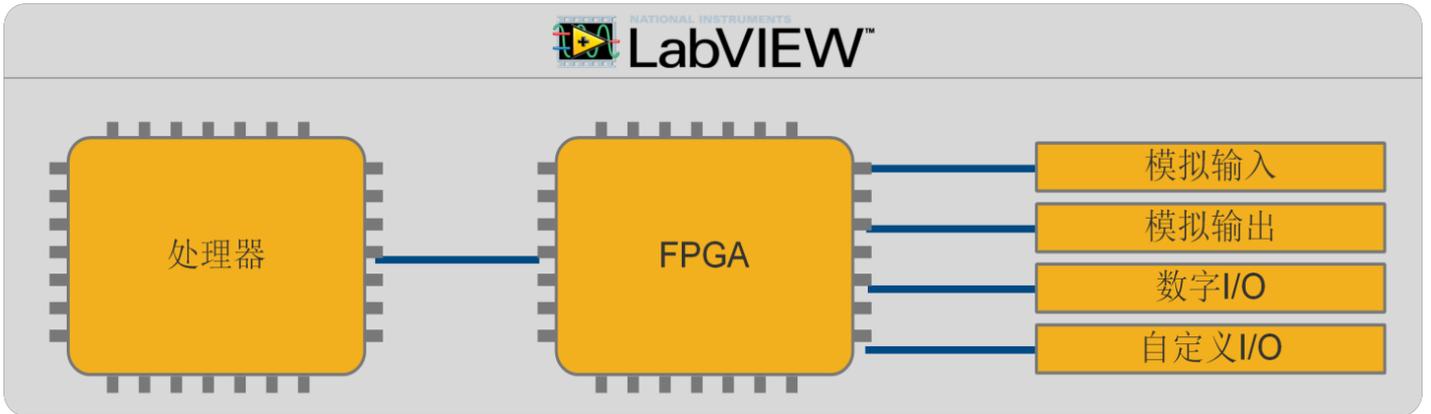


图 0: NI RIO 架构系统框图

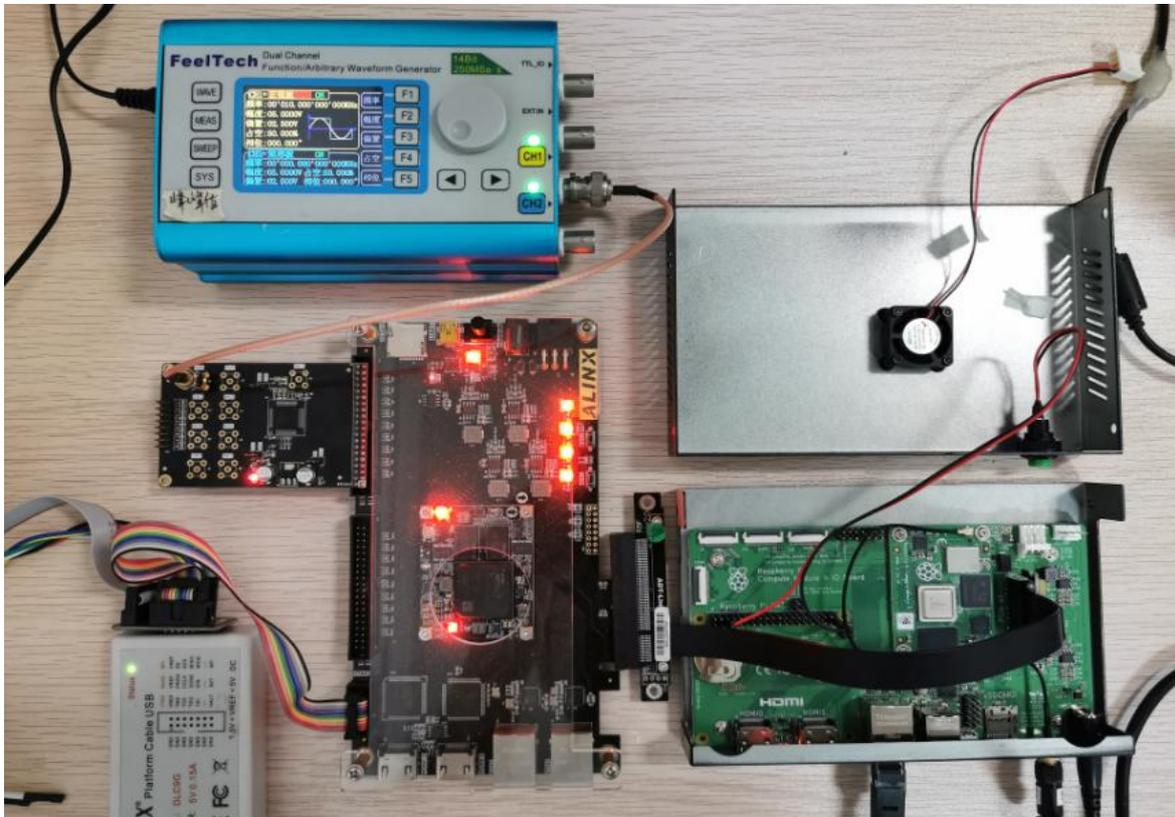


图 1: 树莓派 ARM+PCIe+FPGA+Module

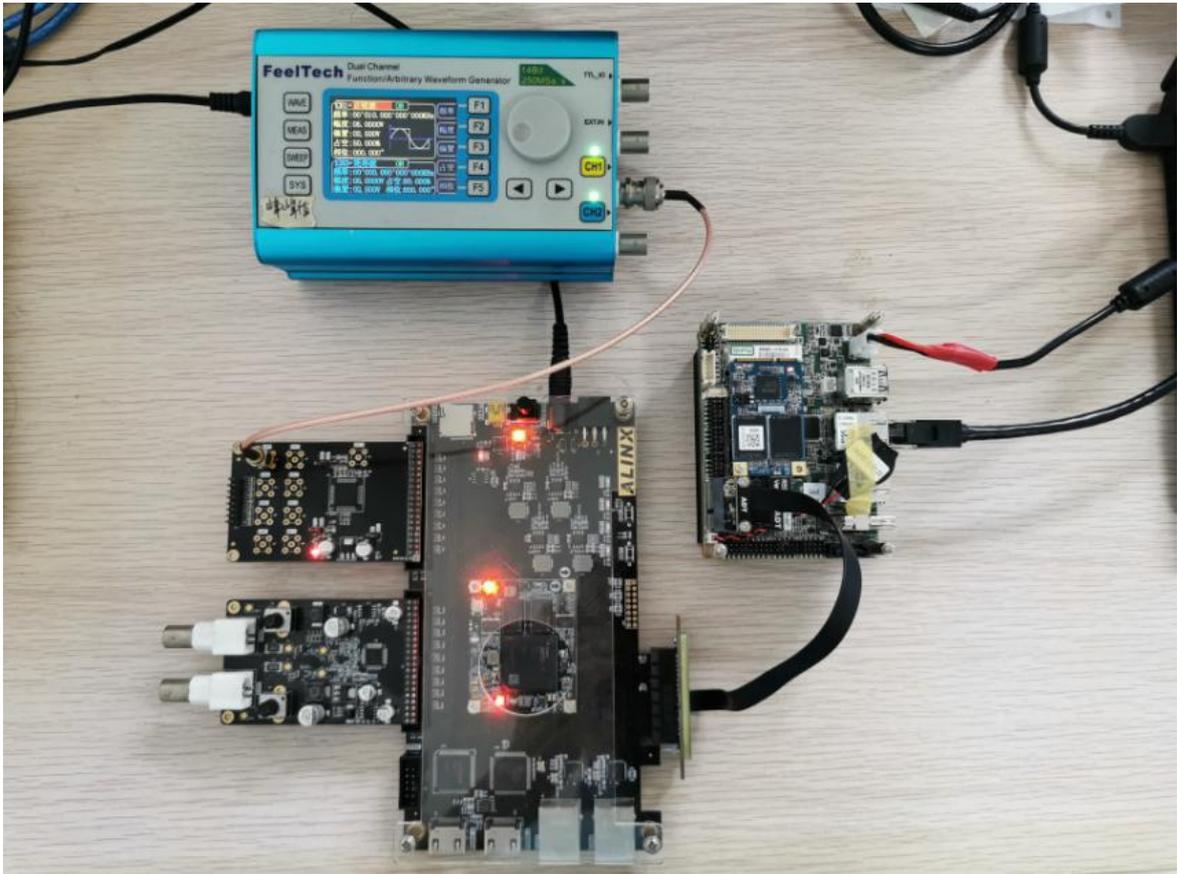


图 2: 研华 COME (SOM) +PCIe+FPGA+Module

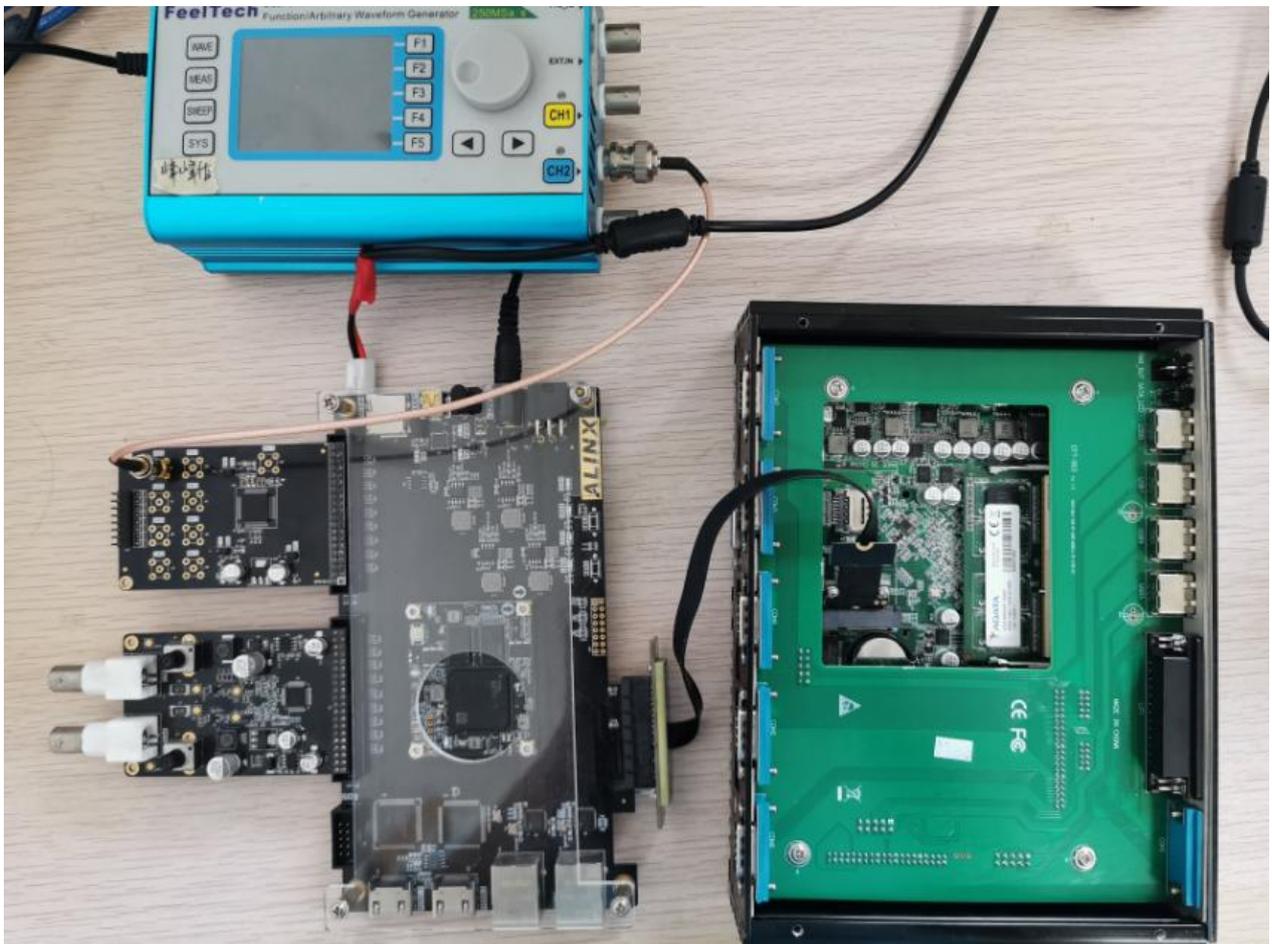


图 3: Mini PC (工业主机) +PCIe+FPGA+Module



图 4：国产 PXIe 控制器+PXIe+FPGA+Module

2、运行 NI Linux RT 的开源硬件小到树莓派 ARM 控制器，研华及国产的 COME（SOM）控制器；中到 miniPC、工控机 OEM；大到国产化 PXIe 控制器，均提供免费安装 NI Linux RT 系统，无缝兼容 NI LabVIEW 及其工具包和驱动，可靠性和稳定性首屈一指（用户可以根据自己的项目和产品需求选择合适的控制器）



图 5：ARM 树莓派开发板、核心板（超高性价比）



图 6：研华高性能 COME（SOM）模块化控制器（X86 CPU）



图 7：miniPC、工控机（常用，提供主板定制服务）



图 8: PXIe 控制器 (NI、简仪、国科宏业、军工)

3、运行 LabVIEW FPGA 程序的硬件可以选择开源的黑金、创龙、米联客、正点原子、野火、融跃电子、Xilinx 原厂等大品牌提供 FPGA 开发板和核心板，工业级和普军级都有；需要纯国产化的朋友还可以选择深圳国微和上海复旦微的 FPGA 芯片；提供 FPGA 全部板级原理图和 PCB，方便用户二次开发。



图 9: FPGA 开发板 (工业级, 黑金, 涵盖了 Xilinx 所有 FPGA 家族)

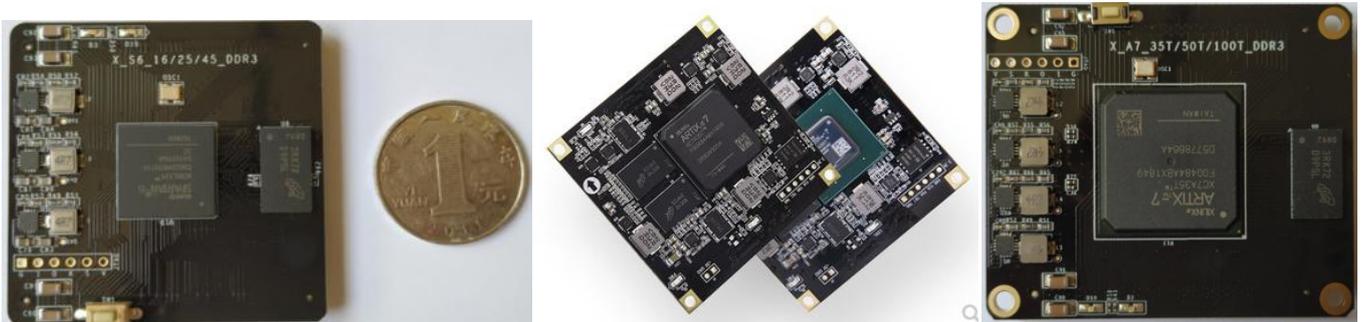


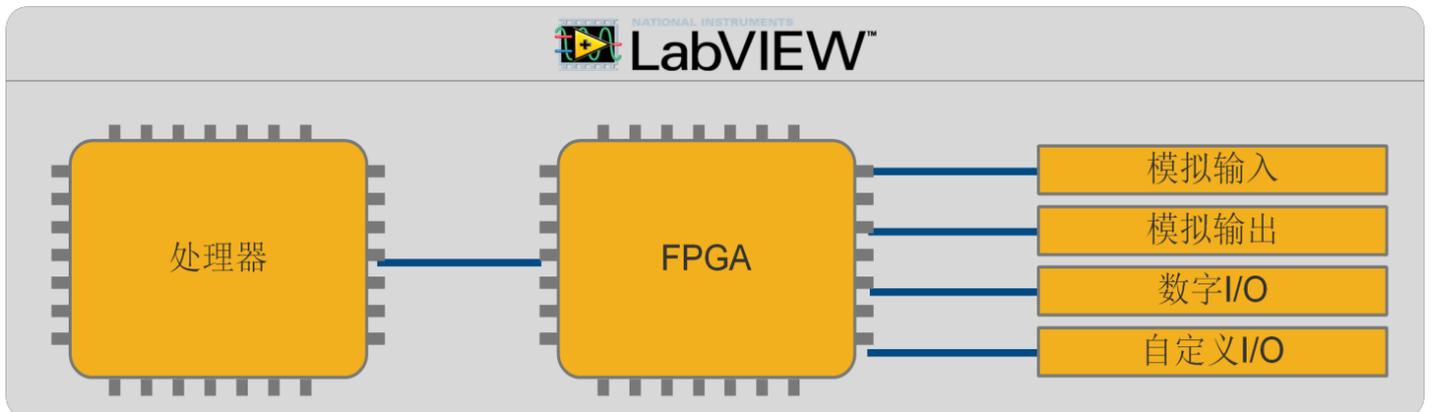
图 10: FPGA 核心板 (提供全套二次开发资料, S6、A7、K7 应有尽有)

4、功能模块 Module 可以选择 Xilinx 官方、黑金、原子、野火、北京坤驰 (Queentest)、北京青翼这些丰富且性价比超高的模块，涵盖了各种外设和常用总线接口等应用 (UART IIC SPI ADC(AD9280 / AD7606 / AD7616 / AD9226 / AD9238 / AD7177 / ADS42LB69 / ADS127L01/ADS1278) DAC(AD9708/AD9767/AD5422/AD5752/AD5755) Ethernet VGA HDMI USB PWM FFT Encoder EEPROM Flash RTC SD DDS Motor DDR3 DFDT SSI Camera FMC PCIe DMA FIFO & Memory Linux RT 等)。



图 11: 各种模块汇总图

5、以上 3 部分合在一起就构成了一款类似 NI 最为经典的 cRIO 开源解决方案 (Linux RT+FPGA+Module)! 这套开源方案里面的 NI Linux RT 移植安装、FPGA PCIe/PX1e 底层 KO 驱动、应用层动态链接库 so 以及 LabVIEW FPGA 程序开发、各种模块驱动, 均包含在神电测控研发的 My FPGA Toolkit Pro5 软件工具包里面!



彩蛋: 惊喜连连~

6、神电测控为大家提供 3 种操作系统下的 Xillybus FPGA PCIe 动态链接库, 打通了 FPGA 跟 Windows 和 Linux RT 之间的 PCIe/PX1e 通信桥梁, 无论是 FPGA 还是 Windows/NI Linux RT 均无缝支持 LabVIEW 图形化编程。

基于 X86 架构的 WindowsXP/7/10 系统 (Xillybus\_PC\_for\_LV\_DLL\_8Chs.dll)

基于 ARM 架构的 NI Linux RT 系统 (Xillybus-PCIe-ARM-Linux-DLW30.so)

基于 X86 架构的 NI Linux RT 系统 (Xillybus-PCIe-X86-Linux-DLW30.so)

7、欢迎大家垂询, 关注官方微信号 myview30, 更多惊喜就在神电测控 LabVIEW My FPGA 软件工具包!



8、比如树莓派/RK3399 就是 ARM 架构的，Intel CPU 基本上都是 X86 架构的，在使用 Linux 系统下的 FPGA PCIe so 动态链接库时，首先需要将 so 文件名称修改为 xillybus-LV-DLW30.so 然后将其通过 FTP 拷贝到树莓派或者 NI Linux RT 系统的这个目录下：`/home/lvuser/natinst/bin`

9、最后直接运行我们提供的 LabVIEW 下的 lvlib 和例程就可以了，子 VI 里面我们做了静态链接！当然也支持 C/C++/C#/Python/QT 等文本语言来调用我们封装好的 Linux 下的 so 文件或者 Windows 系统下的 DLL